

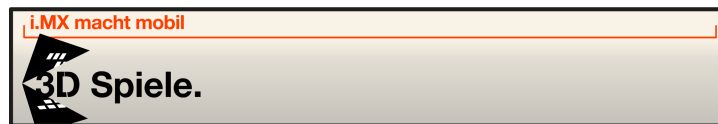
Reduzierte Modelle

Spiralinduktivitäten für Hochfrequenz-ICs

Von Padelis Papadopoulos, Sotiris Bantas, Stefanos Stefanou, Mathias Silvant und Jean-Pierre Goujon

Integrierte Hochfrequenzschaltungen werden durch die fortschreitende Integration von mehr und mehr Funktionen, der Unterstützung mehrerer Frequenzbänder und Standards beständig komplizierter. Die Modellierung von Induktivitäten in beabsichtigter Form, also Spiralinduktivitäten, und parasitärer Form ist entscheidend für ein erfolgreiches Design.

Anzeige



Der anhaltende Trend zu hochfrequenten Mobilprodukten mit höheren Operationsfrequenzen hat die Forschung für Spiralinduktivitäten stark vorangetrieben. Moderne analoge Schaltungen für Mobilgeräte hängen stark von effizientem Induktivitätsdesign ab, welches wiederum von verlässlichen Modellen über ein großes Frequenzspektrum abhängt. Integrierte Induktivitäten steigern Verlässlichkeit und Effizienz solcher Schaltungen. Außerdem erhöhen sie die Integrationsdichte, da einige Off-Chip-Komponenten wegfallen.

Rauscharme Verstärker (Low-Noise-Amplifiers, LNA) benutzen integrierte Induktivitäten, um Eingangsimpedanzen anzupassen, ohne dabei die Rauscheigenschaften der Schaltung zu verschlechtern. Werden sie als Last verwendet, verbessern Induktivitäten sogar die elektrischen Eigenschaften des Verstärkers, wobei sie zudem den Energieverbrauch verringern. Weitere Hochfrequenzschaltungen, die Induktivitäten und Übertrager benutzen sind spannungsabhängige Oszillatoren (Voltage Controlled Oscillator, VCO) und Endverstärker (Power Amplifier, PA). Der Qualitätsfaktor integrierter Induktivitäten beeinflusst maßgeblich das Verhalten solcher Schaltungen. Aus diesen Gründen ist das Design solcher passiver Elemente von herausragendem Interesse.

Fertigungsverfahren aus der Halbleitertechnik sind wegen der verlustbehafteten Natur des Substrats eine Herausforderung für die effiziente Integration von Induktivitäten. Diese Substratmängel reduzieren die Leistung und sind die Ursache für elektromagnetische Effekte höherer Ordnung, die schwierig zu isolieren, zu quantifizieren und zu modellieren sind. Präzise und verlässliche Modelle sind notwendig für das Design, und nur ein systematischer, analytischer Ansatz für das Verhalten der Induktivitäten kann robuste, äquivalente und skalierbare Verhaltensmodelle garantieren. Simulatoren für elektromagnetische Felder erfüllen diese Aufgabe hervorragend, jedoch benötigen sie lange Simulationszeiten, welche den Designprozess unakzeptabel verlängern. Fertigungstechnische Errungenschaften wie zum Beispiel die Verwendung von dicken Gold- oder Kupferleitungen, der Gebrauch von Mehrlagensubstraten und zusätzliche Komponenteneigenschaften wie Ground-Isolation erschweren die Aufgabe der Simulatoren nur, damit einher gehen geometrisch steigende Rechenpower und Speicherbedarf. Darüber hinaus benötigen moderne Schaltungen die Modellierung von Koppelinduktivitäten, welche global agieren, und welche – sofern sie genau modelliert sind – zum Tuning der Schaltungen ausgenutzt werden können. Konsequenterweise beschränkt sich die Simulation nicht auf eine losgelöste Induktivitätskomponente, sondern kann mehrere Induktivitäten und Übertrager, welche alle mit sich und benachbarten Komponenten interagieren. Durch die iterative Natur des Designprozesses ist die Benutzung von elektromagnetischen Feldsimulatoren ineffizient für schnelles und flexibles Design von Hochfrequenzschaltungen.

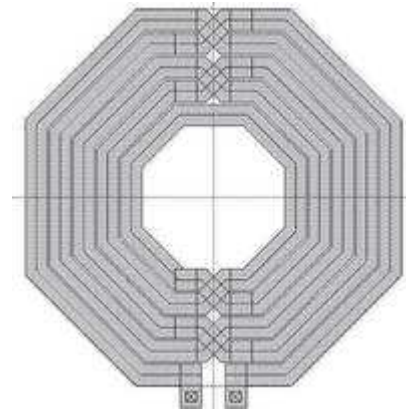


Bild 1 Layout der mehrlagigen Induktivitätsspule

»VeloceRF« ist ein Feldsimulator von Helic, welcher nahtlos in die gängigen Hochfrequenz-Designflows integriert ist und präzise induktive Komponenten wie mehrgängige Induktivitäten und Verbindungsleitungen schnell modellieren kann. Durch die voranschreitende Miniaturisierung und höhere Arbeitsfrequenzen werden induktive Effekte zunehmend wichtig für integrierte Schaltungen ([2], [3]). Kommerzielle Extraktionstools wie zum Beispiel »Star RCXT« (Synopsys), »Xcalibre« (Mentor Graphics) oder »Assura« (Cadence) modellieren induktive, kapazitive und widerstandsbehaftete Effekte unter Benutzung von RLCK-Schaltkreisen. Diese so genannten parasitären Komponenten, werden zusammen mit der eigentlichen Schaltung unter Zuhilfenahme von Spice- oder Fast- Spice-Simulatoren eingeführt.

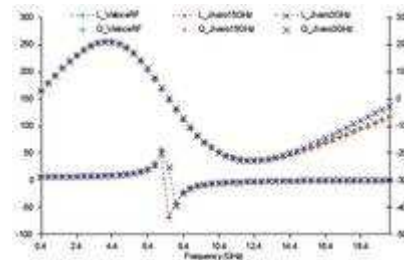


Bild 2: Induktivität und Gütefaktor

Modellreduzierung für RLCK

Das typische Datenvolumen solcher parasitärer Komponenten verschlechtert die Performance der Simulatoren hinsichtlich Laufzeit und Speicherbedarf. Über die letzten zehn Jahre wurde viel Energie in Modellreduzierung (Model Order Reduction, MOR) gesteckt, welche darauf abzielt, das parasitäre Modell durch ein äquivalentes mit geringerer Ordnung zu ersetzen. Diese Aufgabe beinhaltet ein Abwägen zwischen der Genauigkeit des reduzierten Modells und der Beschleunigung des Simulationsprozesses.

AWE (asymptotic waveform evaluation) war eine der ersten vorgeschlagenen Methoden, die auf dem Abgleich von Momenten im komplexen Frequenzbereich beruht [4]. Dieses Verfahren wurde erweitert [5] zur Momenten- Expansion an verschiedenen Frequenzpunkten in der komplexen Ebene. Das Hauptproblem sind schlecht konditionierte Matrizen für die Momente, diesem sollte PVL [6] zu Leibe rücken. PVL (Padé via Lanczos) wurde 1994 vorgeschlagen. Eine Alternative zu PVL wurde von Arnoldi [7] eingeführt, später auch Kongruenztransformationen.

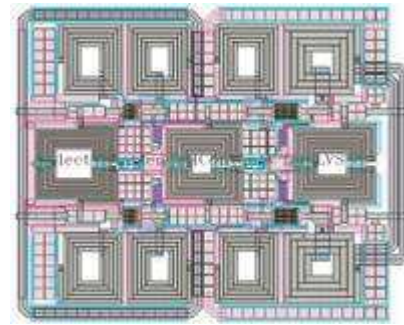


Bild 3 Layout des Endstufenverstärkers

Der Hauptvorteil dieses Verfahrens ist, dass es die Passivität des Modells garantieren. Ein bekanntes Beispiel für solche Transformationen ist PRIMA [11].

Unglücklicherweise sind diese Methoden zu allgemein und zu kompliziert, als dass sie für hochintegrierte Schaltungen ernsthaft nutzbar wären. Vor kurzem wurde eine »realisierbare« Reduktion für RC-Schaltungen eingeführt [10], welche auf der Beibehaltung der Elmore'schen Verzögerungszeit beruht. Dieser Ansatz ist attraktiv, insbesondere da er lokal arbeitet und garantiert stabile und passive Schaltungen erzeugt. Dieser Ansatz ist sehr mächtig für große Schaltungen, jedoch ist er auf einfachste Verbindungsleitungen beschränkt. RC-Leiter, gefingerte Strukturen oder hochgradig gekoppelte Netze sind damit kaum ausreichend oder überhaupt zu behandeln.

	VeloceRF unreduziert	Jivaro- Reduktion (15 GHz)	Jivaro- Reduktion (3 GHz)
Anzahl Zeilen	1982	913	377
Anzahl K	1324	423	15
Anzahl L	60	31	6
Anzahl R	181	152	127
Anzahl C	332	280	202
		-68,05%	-98,87%
		-48,33%	-90,00%
		-16,02%	-29,83%
		-15,66%	-39,16%

Tabelle 1 Ergebnisse der Reduktion bei einer Induktivitätsspule

In heutigen EDA-Tools kommen oft sehr vereinfachte Ansätze zum Einsatz, die hauptsächlich kleine oder große Werte filtern, abhängig von definierten Schwellwerten. Diese Ansätze können im Hinblick auf die Reduzierung sehr effizient sein, jedoch verursachen sie in sehr vielen Fällen Ungenauigkeit und Stabilitätsprobleme beim Simulator. Insbesondere in Hochfrequenzschaltungen ist die Genauigkeit der reduzierten Modelle ausschlaggebend und nur sehr schwer mit akzeptablem Aufwand zu erreichen. Darüber hinaus können reine parasitäre RC-Schaltungen als Tiefpassfilter angesehen werden, für die vereinfachte Modelle sehr viel leichter verfügbar sind als für parasitäre RLCK-Modelle. Deren Verhalten im Frequenzbereich ist sehr viel komplizierter, und Probleme mit Stabilität und Passivität sind echte Herausforderungen.

	VeloceRF unreduziert	Jivaro- Reduktion (3 GHz)	Jivaro- Reduktion (15 GHz)
Anzahl	76903	50176	29673
Zeilen		-34,75%	-61,42%
Anzahl K	23676	14766	1596
Anzahl L	285	205	57
Anzahl R	27756	22430	22281
Anzahl C	25353	10896	2782
		-57,02%	-89,03%
Simulationszeit (s)	280,82	117,68	40,6
		-58,09%	-85,54%
Spektralanalyse (s)	693,44	241,31	122,28
		-65,20%	-82,37%

Tabelle 2 Reduktionsergebnisse für den WLAN-Verstärker

»Jivaro« (genannt nach einem Indianerstamm in Südamerika, welche die Köpfe ihrer Feinde schrumpfen) von Edxact ist eine Familie von Programmen, welche speziell für die Modellreduzierung konzipiert wurde. Sie enthält Algorithmen, welche automatisch in Abhängigkeit von der Art der Schaltung und der auszuführenden Simulation gewählt werden.

Beispiel: Mehrgängige Induktivitätsspule

Zunächst werde der Effekt der Netzlistenreduktion anhand einer einzelnen mehrgängigen, differentiellen oktogonalen Induktivitätsspule untersucht (Bild 1). Die Spule hat fünf Windungen und einen Durchmesser von 317 μm . Ein Netzlistenmodell für die Spiralinduktivität wurde mit »VeloceRF« erzeugt. Das Modellierungstool produziert konzentrierte Elemente für Induktivitäten unter Benutzung von mehreren R-, L-, C- und KElementen.

Die von VeloceRF produzierte Netzliste wurde mit Jivaro unter Ausnutzung von zwei Bandbreiten-Alternativen reduziert: 3 GHz und 15 GHz. Diese Werte sind maßgebliche Kontrollwerte für Jivaro, um einen oberen Frequenzbereich zu bestimmen, bis zu dem die Genauigkeit der Ergebnisse innerhalb wohldefinierter Schranken liegt. Das 15-GHz-Modell sollte sehr viel genauer sein, da es mehr Elemente beinhaltet. Die Ergebnisse der Reduktion finden sich in Tabelle 1.

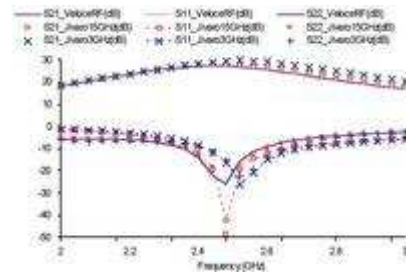


Bild 4: S-Parameter der Endstufe

Beispiel: WLAN-Endstufenverstärker

Um die Selbstinduktivität L und den Gütefaktor Q zu berechnen, wurden Kleinsignalanalysen durchgeführt. Die Ergebnisse finden sich in Bild 2. Es ist offensichtlich, dass das 15-GHz Modell dem originalen, verteilten Modell von VeloceRF exzellent über den gesamten Frequenzbereich folgt, d.h. sogar oberhalb der definierten Grenzfrequenz. Das 3-GHz-Modell ist ebenfalls sehr genau, mit einer kleinen Abweichung der Eigenresonanzfrequenz. Jenes Modell ist daher ebenfalls gut geeignet, um Simulationen unterhalb der Resonanzfrequenz durchzuführen.

Um den Einfluss der Netzlistenreduktion auf die Simulation eines schwierigen Hochfrequenz-Schaltkreises zu beurteilen, wurde ein WLAN-Endstufenverstärker (Frequenzbereich 2,4 GHz bis 2,5 GHz) ausgewählt. Das Maskenlayout des kompletten Verstärkers findet sich in Bild 3. Um Chipfläche zu sparen sind die Spulen dicht gepackt. Die magnetische Kopplung zwischen ihnen wird in konstruktiver Weise genutzt, um die Gewinncharakteristiken des Verstärkers zu optimieren. Dies ist möglich, da Veloce-RF voll verteilte Koppelinduktivitäten in Zusammenwirken mit den Modellen für jede Einzelspule extrahieren kann. Obendrein vereint das Tool automatisch die Induktivitätsnetzlisten mit dem Output des Layout-Extraktionstools, sodass eine komplette Netzliste für den gesamten Schaltkreis zur Verfügung steht, bestehend aus RLCK-Modellen für die Spulen und RC-Modellen für die Verbindungsleitungen.

Spektrallinie (GHz)	VeloceRF unreduziert, dBm	Jivaro-Reduktion (15 GHz), dBm	Jivaro-Reduktion (3 GHz), dBm
2,45	15,08	15,08	15,06
4,9	-55,77	-55,73	-56,11
7,35	-49,70	-49,69	-49,51
9,8	-84,73	-84,58	-78,51
12,25	-71,10	-71,09	-70,96
(4,7)	-102,39	-102,35	-99,26

Tabelle 3 Ergebnisse der Spektralanalyse für den Endstufenverstärker

Die resultierende Netzliste ist verständlicherweise verhältnismäßig groß, sodass sich Jivaros »Schrumpfkopfmethode« passend einsetzen lässt. Wieder kamen ein 15-GHz- und ein 3-GHz-Modell zum Einsatz. Die unreduzierte und die reduzierten Netzlisten wurden zum Simulieren der Haupteigenschaften des Endstufenverstärkers benutzt. Tabelle 2 enthält die Reduktionsergebnisse bezüglich Netzlistengröße und Ersparnis an Simulationszeit. Die Kurven der S-Parameter des Endstufenverstärkers für die drei verschiedenen Netzlisten sind in Bild 4 dargestellt. Die Ergebnisse der Spektralanalyse finden sich in Tabelle 3. Das 15-GHz-Modell folgt sehr genau den linearen Gewinn- und Reflexionsverlustkurven des unreduzierten Modells, ebenso wie den Charakteristiken der nichtlinearen Spektralanteile (maximale Abweichung ist 0,15 dB), während sich die Simulationszeit um 65% verkürzt. Das 3-GHz-Modell bringt drastische Zeitgewinne in der Simulationszeit, während Abweichungen vom Original erst oberhalb von 2,5 GHz auftreten; die Spektralanteile werden sehr gut abgedeckt. Für dieses Layout ist das 3-GHz-Modell also sehr zufriedenstellend.

Helic

Telefon 00 30/210/99 49 39 0

www.helic.com

edXact

Telefon 00 33/47/66 68 98 0

www.edxact.com

Literatur

- [1] C. P. Yue and S. Wong: On-chip spiral inductors with patterned ground shields for si-based RF ICs, IEEE Journal of Solid State Circuits, vol. 33, no. 5, pp. 743–752, May 1998.

- [2] Y.I. Ismail, E.G. Friedman, J.L. Neves: Figures of merit to characterize the importance of onchip inductance, IEEE Trans. VLSI Systems, Vol. 7, No. 4, pp. 442-449, 1999
- [3] A. Deutsch, P.W. Coteus, G.V. Kopcsay, H.H. Smith, C.W. Surovic, B.L. Krauter: On-chip wiring design challenges for gigahertz operation, Proc. IEEE, Vol. 89, No. 4, 2001
- [4] L. Rohrer, L. Pillage: Asymptotic Waveform Evaluation for Timing Analysis, IEEE Trans. CAD, Vol. 9, pp. 352-366, 1990
- [5] E. Chiprout, M. Nakhla: Generalized Moment-matching methods for transient analysis of interconnect networks, Proc. DAC 1992, pp. 201-266, 1992
- [6] P. Feldmann, R.W. Freund: Efficient Linear Circuit Analysis by Pade Approximation via the Lanczos Process, proceedings Euro-DAC 1994, pp. 170-175, 1994
- [7] M. Silveira, M. Kamon, I. Elfadel, J. White: Efficient Reduced-Order Modeling of Frequency-Dependent Coupling Inductances associated with 3D Interconnect Structure, Proc. DAC 1995, pp. 376-380, 1995
- [8] K. Kerns, I. Wemple, A. Yang: Stable and efficient Reduction of substrate Model Networks using Congruence Transforms, Proc. ICCAD 1995, pp. 207-214, 1995
- [9] R.W. Freund, P. Feldmann: Reduced Order Modeling of Large Passive Linear Circuits by Means of the SyPVL Algorithm, Proc. DAC 1996, pp. 280-287, 1996
- [10] K.L. Shepard, V. Narayanan, P.C. Elmendorf, G. Zheng: Global Harmony: Coupled Noise Analysis for Full-Chip RC Interconnect Networks, Proc. DAC 1997, pp. 139-146, 1997
- [11] A. Odabasioglu, M. Celik, L.T. Pileggi: PRIMA: Passive Reduced-Order Interconnect Macromodeling Algorithm, Proc. DAC 1997, pp. 58-65, 1997

Autoren

Padelis Papadopoulos, Sotiris Bantas und Stefanos Stefanou arbeiten in der Entwicklung bei Helic, Mathias Silvant und Jean-Pierre Goujon sind Application Engineers bei edXact

[Marcel Cons e](#), DESIGN&ELEKTRONIK

  2006 WEKA Fachzeitschriften-Verlag GmbH
Alle Rechte vorbehalten

Verwandte Webseiten:

www.pc-magazin.de * www.pcgo.de * www.internet-magazin.de